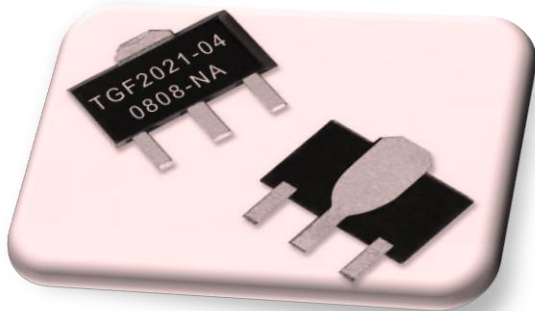
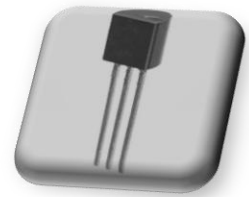


Chapitre 1

LES transistors à effet de champ TEC



1.1. INTRODUCTION

Dans les transistors bipolaire BJT (EN : Bipolar Junction Transistor), le courant de sortie sur le collecteur est proportionnel au courant d'entrée sur la base. Le transistor bipolaire est donc un dispositif piloté par un courant. Le transistor à effet de champ (EN : Field Effect Transistor) utilise une tension sur la borne d'entrée du transistor, appelée la base afin de contrôler le courant qui le traverse. Cette dépendance se base sur l'effet du champ électrique généré par l'électrode de base (d'où le nom de transistor à effet de champ). Le transistor à effet de champ est ainsi un transistor commandé en tension.

Comme son nom l'indique, les transistors bipolaires sont « bipolaires », parce que leur fonctionnement repose sur deux types de porteurs de charges les trous et les électrons. Le transistor à effet de champ est au contraire un dispositif « unipolaire » qui fonctionne avec un seul type de charges, les trous ou les électrons selon son type (canal N ou canal P).

Un transistor à effet de champ à jonction se nomme **TEC** (Transistor à Effet de Champ) ou **JFET** (EN : Junction Field Effect Transistor).

Le transistor à effet de champ regroupe deux types principaux de transistors :

- Le TEC à jonction (JFET)
- Le TEC à grille isolée (IGFET : Insulated Gate Field Effect Transistor) qui est plus connu sous le nom de MOSFET : Metal Oxyde Semiconductor Field Effect Transistor).

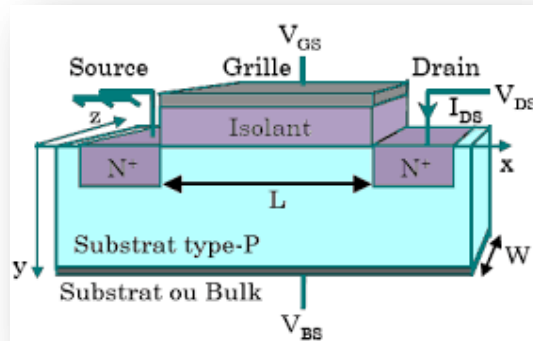
1.2. Constitution d'un JFET :

Le transistor bipolaire est construit en mettant bout à bout deux jonctions PN au travers desquelles le courant émetteur-collecteur va passer. La construction du JFET est très différente. Celui-ci est principalement constitué d'un canal, c'est à dire d'un matériau semi-conducteur de type P ou de type N qui permet aux porteurs majoritaires de circuler entre le drain et la source comme l'indique la figure ci-dessous.

De même qu'on distingue deux types de transistors bipolaires, les NPN et les PNP, on distingue aussi deux types de transistors FET à jonction (JFET) : les JFET canal N et les JFET canal P.

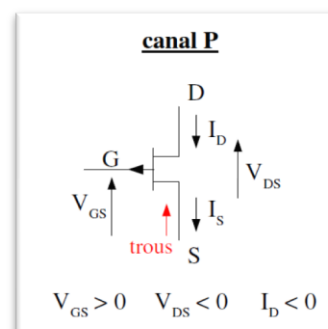
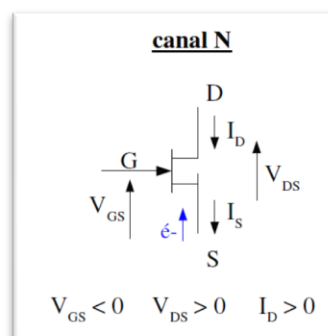
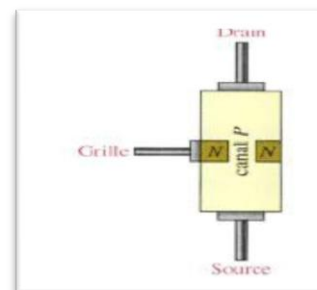
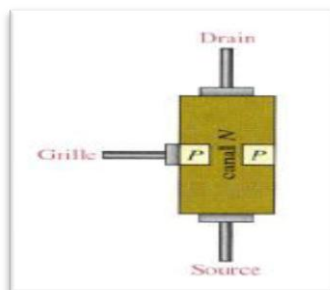
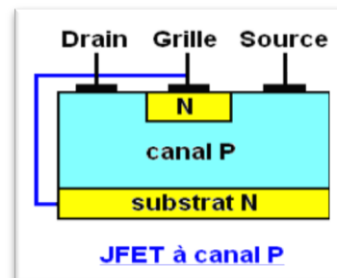
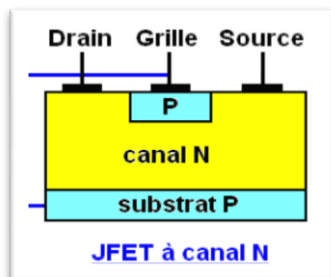
Le JFET à canal N est dopé avec des donneurs et la conduction est dominée par le flux de porteurs majoritaires, soit des électrons. De la même manière, le canal P est dopé avec des accepteurs et la conduction se fait par les trous.

Il y a également un troisième contact, qui est appelé la grille (EN: gate). Celui-ci est constitué d'un matériau de type P (resp. de type N dans le cas d'un JFET à canal P) formant ainsi une jonction PN avec le canal.



1.3. Représentation schématique et symbole d'un JFET :

- Grille (G) : électrode de commande ($I_G = 0$).
- Source (S) : électrode par laquelle les porteurs majoritaires entrent dans le canal.
- Drain(D) : électrode par laquelle les porteurs majoritaires quittent le canal.



I_D : courant du drain

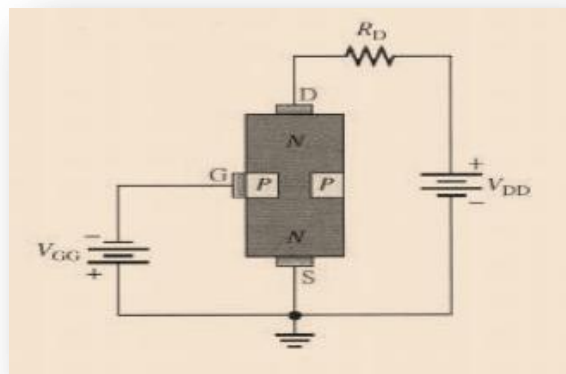
I_S : courant de la source

I_G : courant de la grille

Remarque : le sens de la flèche représente la diode qui doit être polarisée en inverse.

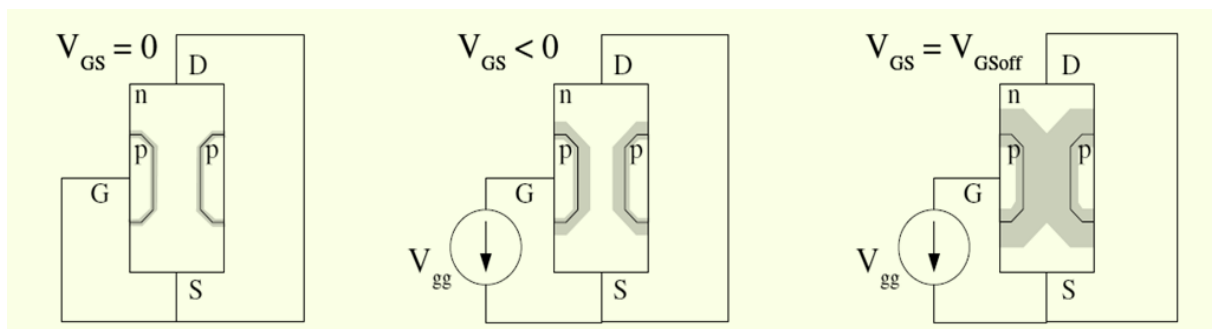
1.4. Fonctionnement de base :

Pour illustrer le fonctionnement d'un JFET, les tensions de polarisation appliquées sur une composante à canal N sont illustrées à la figure ci dessous :



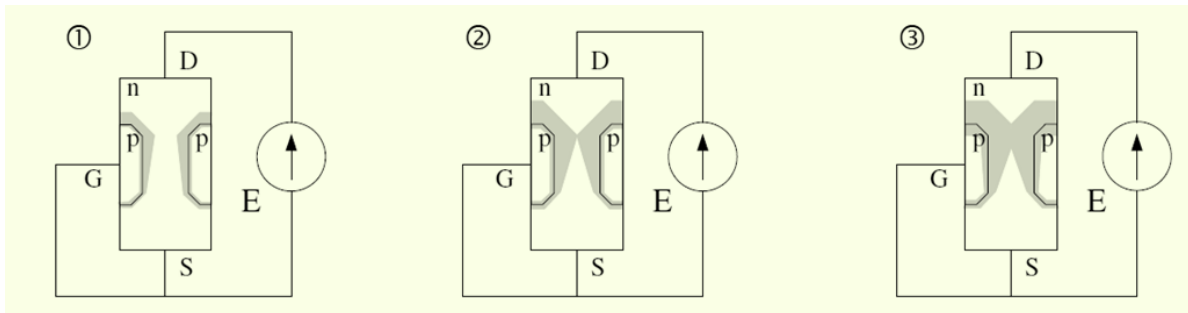
- V_{DD} procure une tension entre le drain et la source, fournissant le courant du drain vers la source.
- V_{GG} fournit la tension de polarisation inverse entre la grille et la source.
- Le FET à jonction est toujours utilisé avec sa jonction PN grille-source en polarisation inverse.
- La tension inverse appliquée à la jonction grille-source avec une tension négative sur la grille, produit une zone d'appauvrissement dans la jonction PN ce qui augmente sa résistance en réduisant la largeur du canal. On distingue deux cas :

➤ **Premier cas $V_{DS} = 0$:**



La conductance maximale du barreau est obtenu pour $V_{GS} = 0$. Lorsque la tension V_{GS} devient négative, la zone déplétée s'étend réduisant la taille du canal et sa conductance. Lorsque $V_{GS} = V_{GSoff}$, les deux zones déplétées se rejoignent et le canal est supprimé. La conductance tend alors vers 0 (impédance infinie).

➤ Deuxième cas $V_{DS} > 0$:



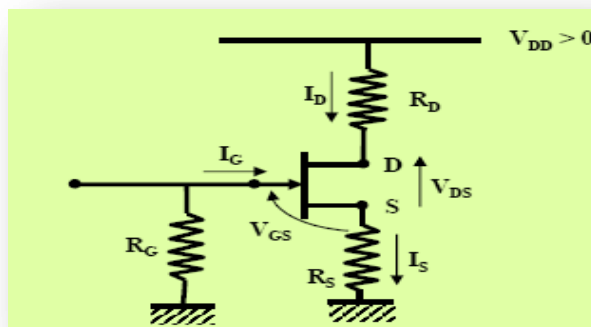
- ① Pour $V_{DS} > 0$, le potentiel du drain est supérieur au potentiel de la source. La tension inverse grille-canal sera donc plus importante du côté du drain. La zone de déplétion s'élargit donc vers le drain du transistor.
- ② Lorsque $V_{DS} \nearrow$, il y a pincement du canal pour $V_{DS} = V_p$.
- ③ Si $V_{DS} \nearrow$ encore, le canal se rétrécit et le courant est limité.

1.5. Polarisation du transistor JFET :

a. Objectif de la polarisation :

l'objectif de la polarisation du transistor est de fixer les valeurs des tensions V_{GS0} , V_{DS0} et du courant I_{D0} pour l'utilisation du transistor en alternatif.

b. Polarisation automatique :



➤ Equation de la droite d'attaque statique :

❑ Equation de la droite de polarisation

$$V_{GS} = -R_G I_G - R_S I_S$$

or $I_G \approx 0$ et $I_S \approx I_D$

$$\rightarrow I_D = -\frac{V_{GS}}{R_S} \quad \text{Equation de la droite de polarisation ou droite d'attaque}$$

➤ Equation de la droite de charge statique :

❑ Equation de la droite de charge statique

$$V_{DD} - V_{DS} = R_D I_D - R_S I_D$$

Car $I_S \approx I_D$

$$\rightarrow I_D = \frac{V_{DD} - V_{DS}}{R_D + R_S} \quad \text{Equation de la droite de charge statique}$$

c. Polarisation par diviseur de tension :

La tension à la source du JFET doit être plus positive que la tension à la grille pour conserver la jonction grille-source en polarisation inverse.

La tension à la grille est déterminée par R_1 et R_2 :

$$V_G = \left(\frac{R_2}{R_1 + R_2} \right) V_{DD}$$

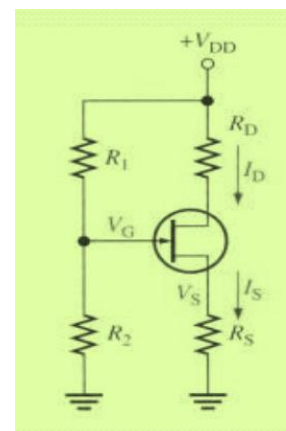
La tension grille-source est:

$$V_{GS} = V_G - V_S \quad \text{donc} \quad V_S = V_G - V_{GS}$$

Le courant drain est exprimé par:

$$I_D = \frac{V_S}{R_S}$$

En substituant V_S :



$$I_D = \frac{V_G - V_{GS}}{R_S}$$

➤ **Equation de la droite d'attaque statique :**

$$I_D = \frac{1}{R_S} V_{GS} + \frac{R_2}{R_2 + R_1} \frac{V_{DD}}{R_D}$$

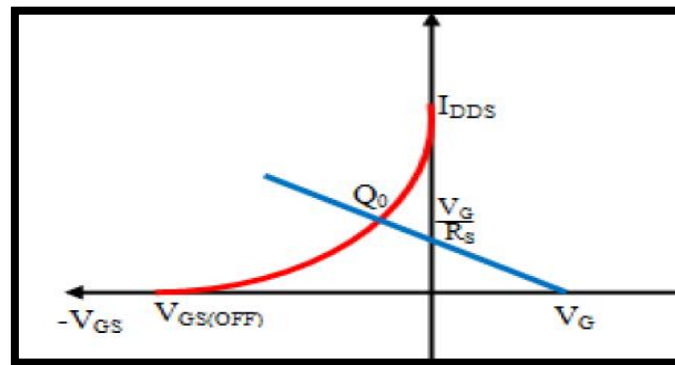
➤ **Equation de la droite de charge statique :**

$$V_{DD} = (R_D + R_S) I_D + V_{DS}$$

$$I_D = \frac{V_{DD}}{R_D + R_S} - \frac{V_{DS}}{R_D + R_S}$$

L'intersection de la droite d'attaque et de la courbe de la caractéristique de transconductance nous donne le point de repos $Q_0 (V_{GS0}, I_{D0})$. V_{DS0} est calculée à partir de l'équation suivante :

$$V_{DS0} = V_{DD} - I_{D0} (R_D + R_S)$$

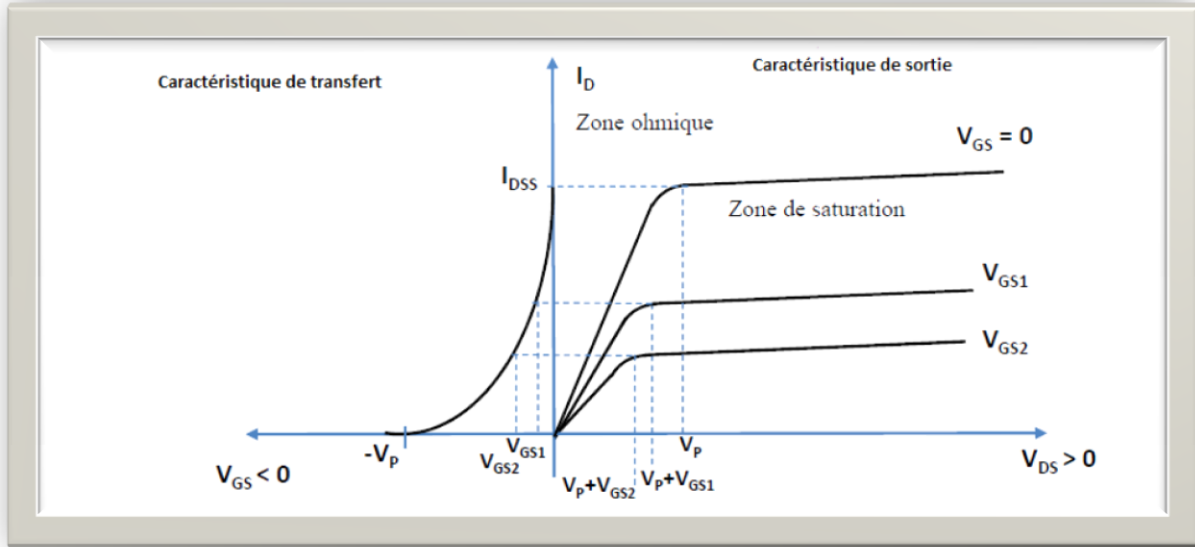


Il existe d'autres types de polarisation comme la polarisation par la grille et la polarisation par source de courant.

1.6. Le modèle du JFET

Le JFET agit comme une résistance contrôlée dont la résistance (R_{DS}) varie entre zéro lorsque $V_{GS} = 0$ et devient maximum lorsque la tension de grille devient très négative. Dans les conditions normales, la tension de grille est toujours négative par rapport à la source. Il est essentiel que cette tension ne devienne jamais positive. En effet, dans ce cas, la diode PN deviendrait alors passante et tout le courant de drain passerait par la grille, ce qui endommagerait le JFET.

La caractéristique typique d'un transistor JFET à canal N est donnée ci-dessous :



a. **Caractéristique d'entrée :**

Les transistors JFET doivent uniquement être utilisés avec des tensions V_{GS} négatives et inférieures à la tension de claquage inverse. La caractéristique d'entrée est celle d'une diode polarisée en inverse. On a donc toujours : $I_G = 0$.

b. **Caractéristique de sortie :**

La caractéristique de sortie est donnée par le réseau des courbes $I_D = f(V_{DS})$ à V_{GS} constante. Ce réseau est caractérisé par trois régions utiles : la région ohmique, la zone de coude, la zone de saturation.

- ✓ La zone ohmique (EN: Ohmic region): Lorsque V_{DS} est très petite, le JFET fonctionne comme une résistance contrôlée.
- ✓ La zone de blocage (EN: Cutoff region): Lorsque la tension V_{GS} est suffisamment négative, le canal est fermé et le courant $I_D = 0$. Le JFET est alors similaire à un circuit ouvert.
- ✓ La zone active ou de saturation (EN: active or saturation region): Le JFET agit comme une source de courant contrôlée par la tension de la grille (gate). La tension drain-source V_{DS} a peu ou pas d'effet dans cette zone.
- ✓ La zone de claquage (EN: breakdown region): La tension V_{DS} entre le drain et la source est suffisamment haute pour créer un claquage du canal résistif. Le courant I_D augmente alors de manière incontrôlée. Cette région se situerait sur la partie droite de la figure donnée ci-dessus.



c. Caractéristique de transfert :

La caractéristique de transfert est donnée par les courbes $I_D = f(V_{GS})$ à V_{DS} constante. Le courant du drain I_D est égal à zéro ($I_D = 0$) lorsque $V_{GS} = V_{GS\text{ off}}$. Il croît jusqu'à un courant maximum I_{DSS} lorsque $V_{GS} = 0$. Lorsque le transistor est dans la zone de saturation (ou zone active), la caractéristique de transfert complète peut être calculée à l'aide de la relation suivante :

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS\text{ off}}} \right)^2$$

d. Caractéristique de transconductance :

La transconductance g_m ou conductance de transfert ou encore conductance mutuelle est la variation du courant de drain ΔI_D pour une variation donnée de la tension entre la grille et la source ΔV_{GS} :

$$g_m = \frac{\Delta I_D}{\Delta V_{GS}}$$

$$g_m = -2 \frac{I_{DSS}}{V_p} \left(1 - \frac{V_{GS}}{V_p} \right)$$

$$g_m = g_{m_0} \left(1 - \frac{V_{GS}}{V_p} \right) \quad \text{avec} \quad g_{m_0} = -2 \frac{I_{DSS}}{V_p}$$

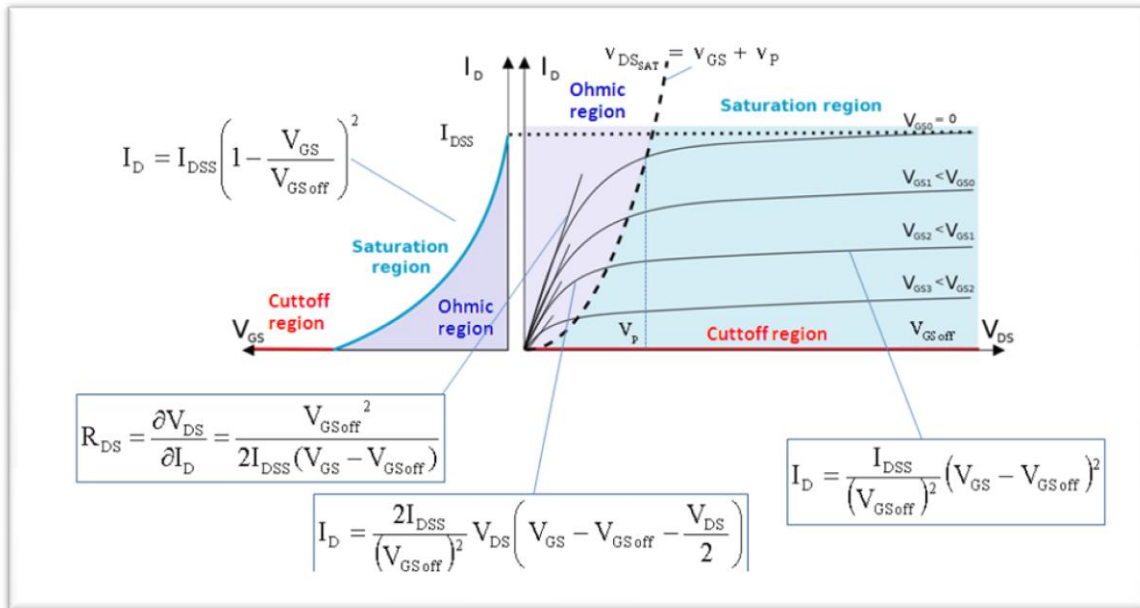
Et en connaissant le courant I_D et la tension drain-source V_{DS} , on peut calculer la résistance du canal à l'aide de la relation suivante :

$$R_{DS} = \frac{\partial V_{DS}}{\partial I_D}$$

Les JFET sont caractérisés par une grande dispersion des valeurs des paramètres. Pour un même type, le courant drain maximum I_{DSS} et la tension V_{GS} de pincement V_p peuvent varier d'un facteur 4 à 5. Ainsi pour un 2N 5459, on note les valeurs suivantes :

$$4 \text{ mA} < I_{DSS} < 16 \text{ mA} \quad \text{et} \quad -2 \text{ V} > V_p > -8 \text{ V}.$$

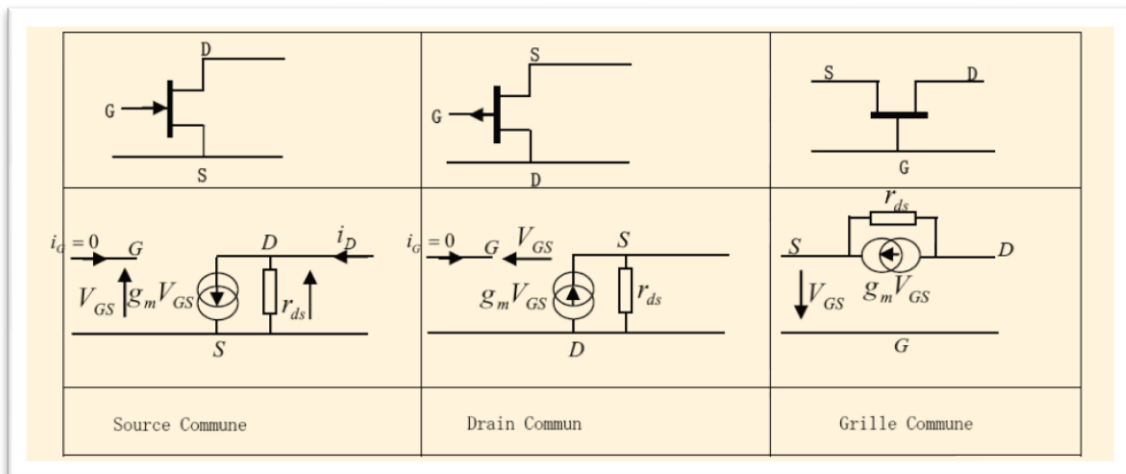
Les équations décrivant le JFET dans ses différentes régions sont résumées dans la figure ci-dessous :



1.7. Le transistor JFET en régime dynamique :

Les amplificateurs à transistors à effet de champ sont très utilisés car ils présentent une très grande résistance d'entrée du fait que le courant qui entre dans la grille est nul. Comme les transistors bipolaires, les transistors TEC fonctionnent pour les trois montages :

- Amplificateur Source commune
- Amplificateur drain commun
- Amplificateur Grille commune



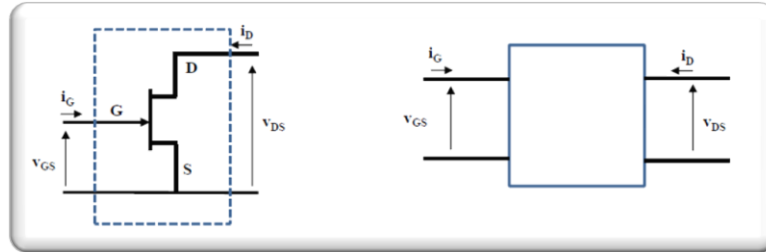
Néanmoins les transistors unipolaires ou à effet de champ peuvent fonctionner comme les bipolaires en régime de faible signaux ou de fort signaux. Ils sont très utilisés dans la fabrication des circuits logiques en électronique digitale, exemple les CMOS.

Les transistors TEC sont aussi très utilisés dans les basses fréquences pour réaliser les préamplificateurs et les amplificateurs de puissances audio, dans les hautes et très hautes

fréquences pour la conception des mélangeurs, des oscillateurs et les amplificateurs radiofréquences.

Nous considérons dans ce qui suit les amplificateurs à faible signaux et en basse fréquence.

- Le transistor est considéré comme un quadripôle.



- le quadripôle est décrit en utilisant les paramètres admittances :

$$\begin{cases} i_G = Y_{11}v_{GS} + Y_{12}v_{DS} \\ i_D = Y_{21}v_{GS} + Y_{22}v_{DS} \end{cases} \quad \text{avec} \quad \begin{matrix} i_G = \Delta I_G & i_D = \Delta I_D \\ v_{GS} = \Delta V_{GS} & v_{DS} = \Delta V_{DS} \end{matrix}$$

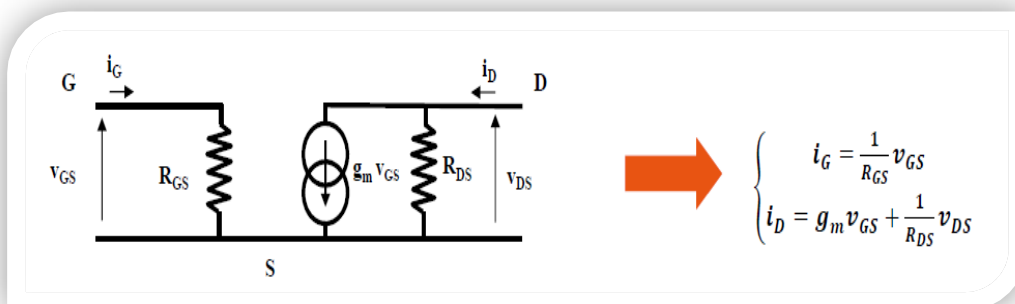
$$Y_{11} = \left. \frac{\Delta I_G}{\Delta V_{GS}} \right|_{\Delta V_{DS}=0} = \left. \frac{\Delta I_G}{\Delta V_{GS}} \right|_{V_{DS0}} = \frac{1}{R_{GS}} \quad \rightarrow Y_{11} \approx 0 \text{ car jonction Grille Source polarisée en inverse}$$

$$Y_{12} = \left. \frac{\Delta I_G}{\Delta V_{DS}} \right|_{\Delta V_{GS}=0} = \left. \frac{\Delta I_G}{\Delta V_{DS}} \right|_{V_{GS0}} \quad \rightarrow Y_{12} \approx 0 \text{ car jonction Grille Source polarisée en inverse}$$

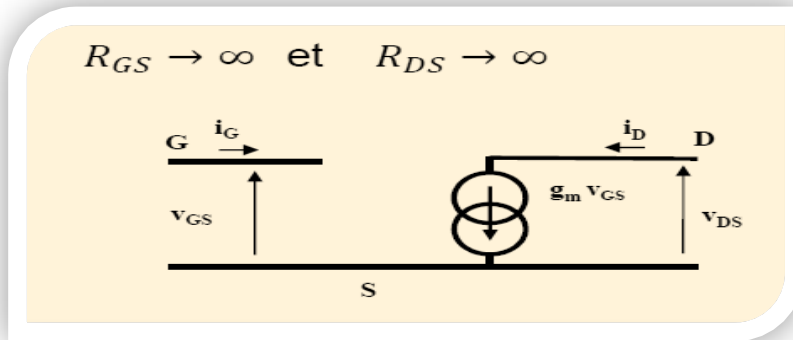
$$Y_{21} = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{\Delta V_{DS}=0} = \left. \frac{\Delta I_D}{\Delta V_{GS}} \right|_{V_{DS0}} = g_m \quad \rightarrow \text{pente de la caractéristique } I_D = f(V_{GS})$$

$$Y_{22} = \left. \frac{\Delta I_D}{\Delta V_{DS}} \right|_{\Delta V_{GS}=0} = \left. \frac{\Delta I_D}{\Delta V_{DS}} \right|_{V_{GS0}} = \frac{1}{R_{DS}}$$

- Schéma équivalent général :



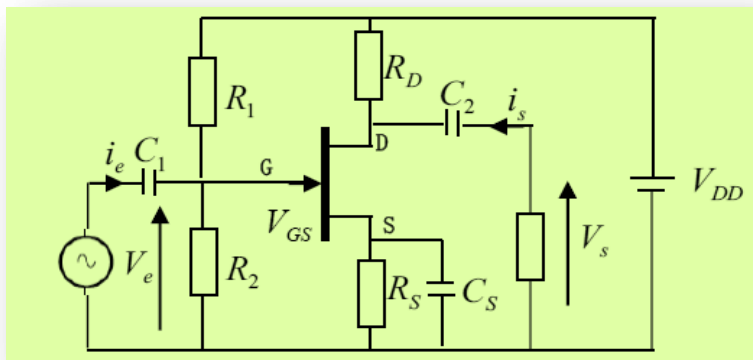
➤ Schéma équivalent simplifié :



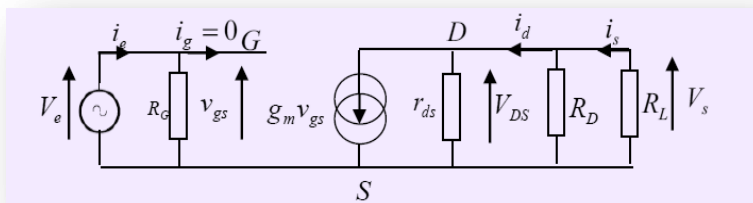
A. Amplificateurs source commune :

a. Montage source commune :

La résistance de source est découplée à la masse par le condensateur C_s . L'entrée est par la grille et la sortie est par le drain. Donc c'est le montage source commune comme le montre la figure ci-dessous.



b. Schéma équivalent en régime sinusoïdal :



c. Caractéristiques électriques de l'amplificateur en fonctionnement alternatif :

➤ Gain en tension : G_V ou A_V

$$G_V = \frac{V_s}{V_e}$$

$$V_e = v_{gs}$$

$$V_s = -(r_{ds} // R_D // R_L) g_m v_{gs}$$

$$A_V = \frac{V_S}{V_e} = -(r_{ds} // R_D // R_L) g_m$$

➤ **Gain en courant** : G_i ou A_i

$$A_i = G_i = \frac{i_S}{i_e} \qquad i_S = \frac{R_D // r_{ds}}{R_D // r_{ds} + R_L} g_m v_{gs} \qquad V_e = R_g i_e = V_{gs} \Rightarrow i_e = \frac{V_{gs}}{R_g}$$

$$\frac{i_S}{i_e} = \frac{(R_D // r_{ds}) R_G}{R_D // r_{ds} + R_L} g_m$$

➤ **Impédance d'entrée** : Z_e

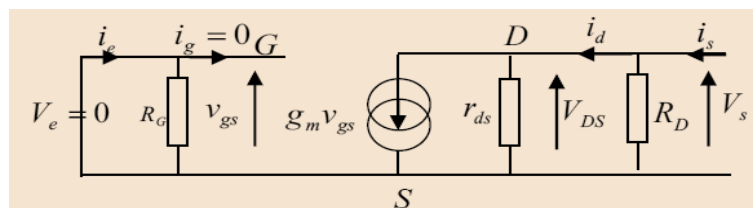
$$|Z_e| = \frac{V_e}{i_e}, \qquad V_e = (R_1 // R_2) i_e$$

$$Z_e = \frac{V_e}{i_e} = R_1 // R_2 = R_G$$

➤ **Impédance de sortie** : Z_s

Pour calculer l'impédance de sortie, on utilise le théorème de Thevenin :

- Débrancher la charge
- Court-circuiter le générateur de tension à l'entrée ($v_e=0$)
- Appliquer une tension v_s à la sortie qui injecte un courant i_s
-



$$V_s = (r_{ds} // R_D) (i_s - g_m V_{GS}) \qquad V_e = 0 \Rightarrow V_{GS} = 0$$

$$Z_s = \left. \frac{V_s}{i_s} \right|_{V_e=0} = r_{ds} // R_D$$

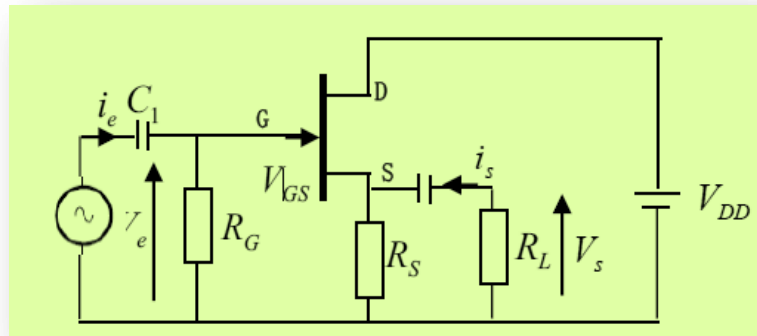
Remarques:

- ❖ L'impédance de sortie est petite.
- ❖ On remarque la présence d'un signe moins sur l'expression du gain A_v , donc V_s est en opposition de phase par rapport à V_e d'où le déphasage de 180 degré. Donc le gain en tension dépend du paramètre g_m . par analogie au transistor bipolaire monté en émetteur commun g_m est comme B/h_{11} .
- ❖ L'impédance d'entrée est très grande (de l'ordre de M.Ohm).

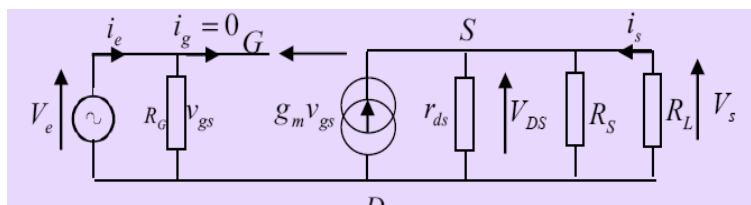
B. Amplificateurs drain commun :

a. Montage drain commun :

Un montage amplificateur drain commun veut dire que le drain doit être relié à la masse soit directement ou par l'intermédiaire d'un condensateur de découplage. Donc intuitivement on déduit que l'entrée V_e est par la grille et la sortie V_s est par la source.



b. Schéma équivalent en régime sinusoïdal :



c. Paramètres caractéristiques du montage amplificateur drain commun:

➤ **Gain en tension :** G_V ou A_V

$$G_V = \frac{V_s}{V_e}$$

$$V_e = v_{gs} + V_s$$

$$V_s = (r_{ds} // R_D // R_L) g_m v_{gs}$$

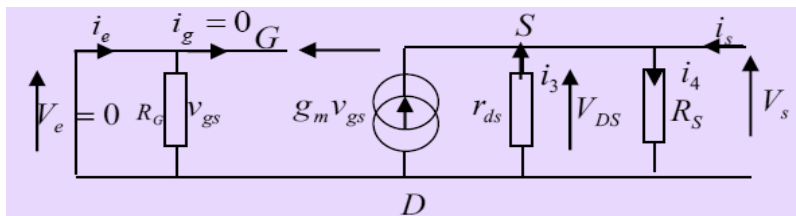
$$\frac{V_S}{V_e} = \frac{(r_{ds} // R_D // R_L)g_m}{1 + (r_{ds} // R_D // R_L)g_m}$$

➤ Impédance d'entrée : Z_e

$$Z_e = \frac{V_e}{i_e}, \quad V_e = (R_1 // R_2)i_e$$

$$Z_e = \frac{V_e}{i_e} = R_1 // R_2 = R_G$$

➤ Impédance de sortie : Z_s



$$\begin{aligned} V_S &= (R_S // r_{ds})(i_s + g_m v_{gs}) \\ V_e = 0 &\Rightarrow V_S = -V_{GS} \\ V_S &= (R_S // r_{ds})(i_s - g_m V_S) \\ V_S(1 + (R_S // r_{ds})g_m) &= (R_S // r_{ds})i_s \end{aligned}$$

$$Z_s = \frac{V_S}{i_s} = \frac{(R_S // r_{ds})}{1 + (R_S // r_{ds})g_m}$$

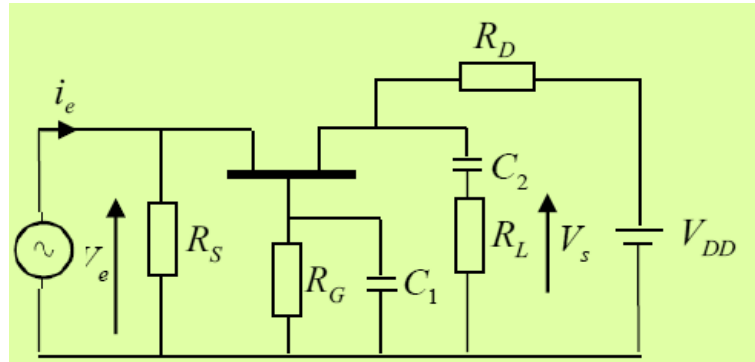
Remarques :

- ❖ Ce montage est utilisé comme adaptateur d'impédance. Il présente une résistance d'entrée très grande (de l'ordre de M.Ohm).
- ❖ on remarque que le gain en tension est positif et inférieur à un, donc c'est le même résultat obtenu pour un montage amplificateur collecteur commun. Le montage amplificateur drain commun est appelé aussi suiveur de tension.

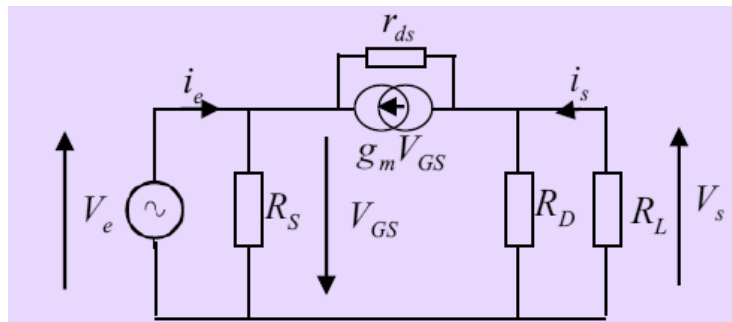
C. Amplificateurs grille commune :

a. Montage grille commune :

Le montage grille commune veut dire que la grille est à la masse en alternatif par l'intermédiaire d'un condensateur C_1 , l'entrée est par la source et la sortie est par le drain comme c'est indiqué ci-dessous.



b. Schéma équivalent en régime sinusoïdal :



c. Paramètres caractéristiques du montage amplificateur grille commune:

➤ **Gain en tension :** G_V ou A_V

$$G_V = \frac{V_s}{V_e} \qquad V_e = R_S i'_s \qquad V_e = -v_{gs} \qquad V_e - V_s = -r_{ds} i_3$$

$$V_s = -(R_D // R_L)(i_3 + g_m v_{gs})$$

$$V_s = -(R_D // R_L) i_3 - (R_D // R_L) g_m v_{gs} = -(R_D // R_L) \frac{V_e - V_s}{r_{ds}} + (R_D // R_L) g_m V_e$$

$$A_V = \frac{(R_D // R_L)(g_m r_{ds} + 1)}{r_{ds} + (R_D // R_L)}$$

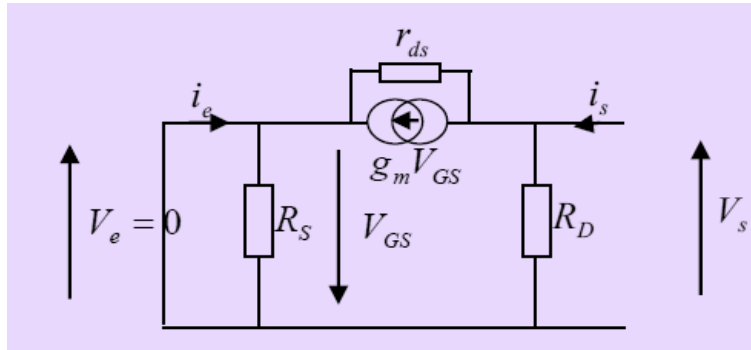
➤ Impédance d'entrée : Z_e

$$Z_e = \frac{V_e}{i_e}, \quad V_e = R_S(i_e + i_3 + g_m v_{gs}) \Rightarrow \frac{V_e}{R_S} = i_e + \frac{A_v V_e - V_e}{r_{ds}} - g_m V_e$$

$$Z_e = \frac{V_e}{i_e} = \frac{r_{ds} R_S}{r_{ds} + R_S + g_m R_S r_{ds} - A_v R_S}$$

➤ Impédance de sortie : Z_s

$$Z_s = \left. \frac{V_s}{i_s} \right|_{V_e=0}$$



$$V_s = R_D \left(i_s - \left(g_m v_{GS} + \frac{V_s - V_e}{r_{ds}} \right) \right)$$

$$V_s = R_D \left(i_s - \left(g_m v_{GS} + \frac{A_v V_e - V_e}{r_{ds}} \right) \right)$$

$$V_e = 0 \Rightarrow V_{GS} = 0$$

$$V_s = R_D i_s$$

$$Z_s = \frac{R_D i_s}{i_s} = R_D$$

Remarques :

- ❖ l'amplification en tension est positive ; donc la tension de sortie V_s est en phase avec la tension d'entrée V_e .
- ❖ Ce montage est utilisé dans les amplificateurs haute fréquences.

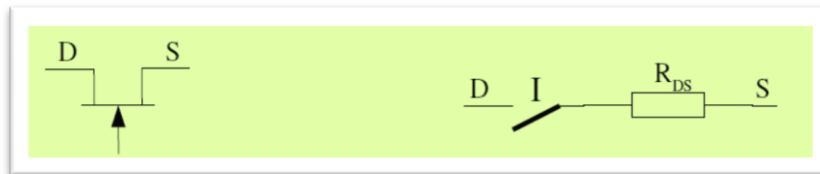
1.8 Le transistor TEC en commutation analogique :

➤ **Description :**

On utilise le TEC comme un interrupteur. Pour obtenir ce mode de fonctionnement, la tension V_{GS} prend seulement deux valeurs : zéro ou une valeur inférieure à V_{GSoff} . De cette manière le TEC fonctionne en région ohmique ou en blocage.

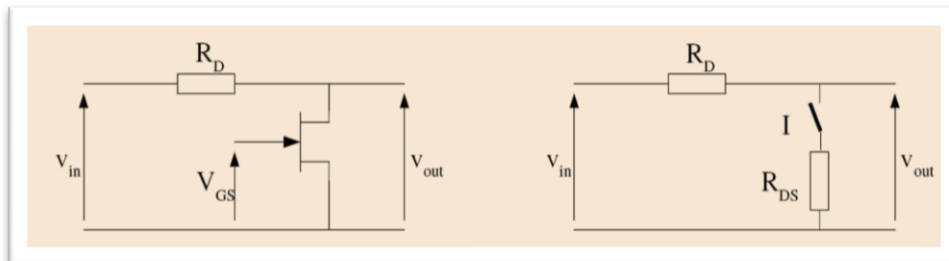
- ➔ Lorsque le TEC est bloqué, le courant I_{DS} est nul, on peut donc considérer que le transistor est équivalent à un circuit ouvert.
- ➔ Lorsque le TEC fonctionne en région ohmique, le transistor se comporte comme une résistance de valeur R_{DS} (à condition que V_{DS} reste faible).

➤ **Schéma équivalent :**



- ❖ Pour $V_{GS} = 0$, l'interrupteur est fermé.
- ❖ Pour $V_{GS} < V_{GSoff}$, l'interrupteur est ouvert.

➤ **L'interrupteur shunt :**



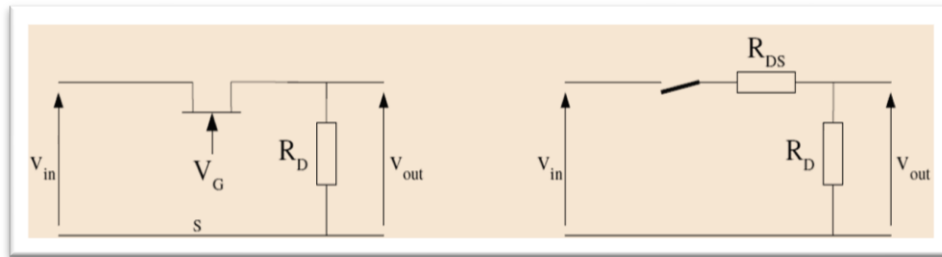
Pour $V_{GS} < V_{GSoff}$, l'interrupteur est ouvert : $V_{out} = V_{in}$

Pour $V_{GS} = 0$, l'interrupteur est fermé.

Remarque :

Si $R_D \gg R_{DS}$, V_{DS} reste faible donc le transistor fonctionne bien en zone ohmique : $V_{out} \approx 0$.

➤ **L'interrupteur série :**



Pour $V_{GS} < V_{GSoff}$, l'interrupteur est ouvert : $V_{out} \approx 0$.

Pour $V_{GS} = 0$, l'interrupteur est fermé.

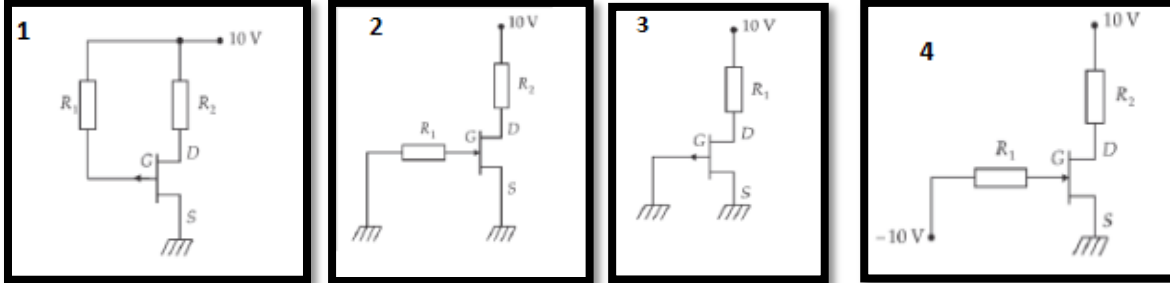
Remarque :

Si $R_D \gg R_{DS}$, V_{DS} reste faible donc le transistor fonctionne bien en zone ohmique : $V_{out} = V_{in}$

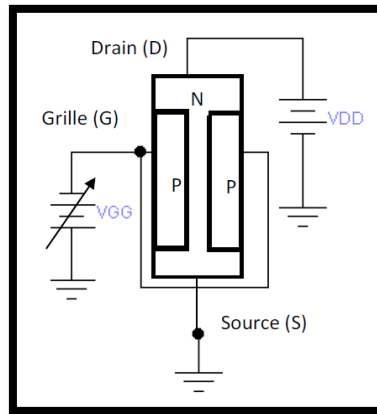
EXERCICES

Exercice 1 :

Dire si le transistor est bloqué ou non dans les circuits suivants :



Exercice 2 :



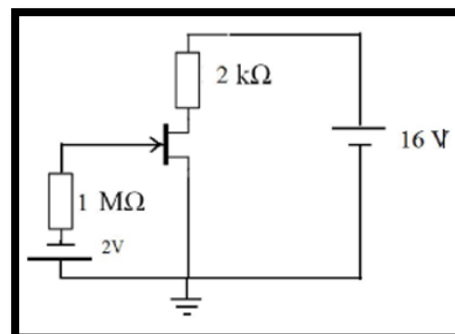
1. Quel est le type du TEC de la Figure ci-dessus ?
2. Comment s'appellent les 2 régions en gras séparant les substrats de types P et N ?
3. Expliquer le principe de fonctionnement en absence de la tension V_{GG} .
4. Expliquer le principe de fonctionnement en appliquant une tension variable V_{GG} .
5. Quel doit être le type du transistor si V_{DD} est polarisée en inverse, tracer la nouvelle Figure et expliquer le fonctionnement.

Exercice 3 :

On considère le montage suivant :
On donne $I_{DSS} = 10 \text{ mA}$, $V_p = 8 \text{ volts}$

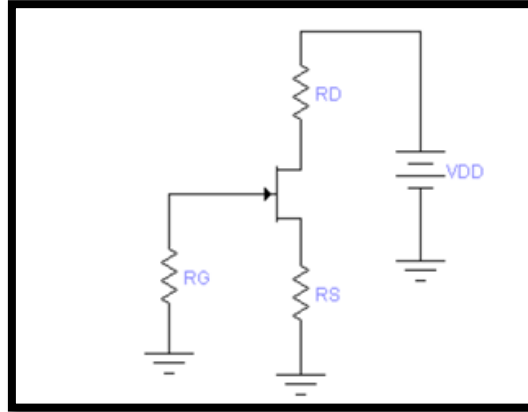
a) Calculer les coordonnées du point de fonctionnement : V_{GS0} , I_{D0} , V_{DS0}

b) Calculer les potentiels V_D , V_G et V_S

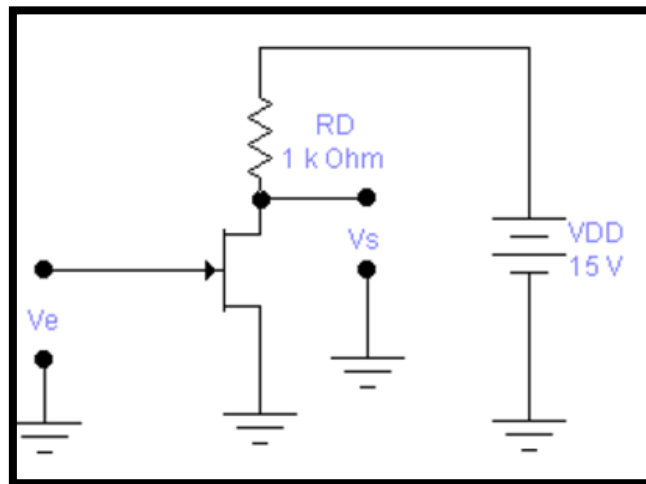


Exercice 4 :

Les paramètres internes d'un TEC sont $I_{DSS}=10\text{ mA}$ et $V_P = -4\text{V}$. L'alimentation du drain est $V_{DD}=25\text{V}$ tandis que le point de repos choisi est $I_D=2.5\text{ mA}$ et $V_{DS}=5\text{V}$, calculer R_D et R_S .



Exercice 5 :



La Figure ci-dessus représente un transistor J FET à canal N monté en amplificateur à source commune, soit le tableau suivant :

V_{GS} (V)	0	-1	-2	-3	-4
I_D (mA)	35	20	8	2	0

1. Trouver la tension de sortie V_s si $V_e = -2,9\text{ V}$.
2. Trouver la tension de sortie V_s si $V_e = -2,2\text{ V}$.
3. Est-ce que c'est un amplificateur inverseur ou non inverseur ?
4. Trouver la transconductance en utilisant les résultats de 1 et 2.
5. Tracer la courbe de I_D en fonction de V_{GS} et indiquer comment la transconductance peut être calculée.