

# Chapitre 2

## Historique et évolution des ordinateurs

### 2.1 Introduction

L'analogie entre un ordinateur et une **usine** offre une métaphore pédagogique pour appréhender les interactions fondamentales entre ses composants. Dans ce modèle, le **CPU** incarne le *contremaître*, orchestrant les opérations selon des instructions prédéfinies, tandis que la **mémoire** joue le rôle de l'*entrepôt*, stockant temporairement données et instructions pour un accès rapide. Les **bus**, assimilables à des *convoyeurs*, assurent le transfert synchronisé des informations entre les unités, optimisant ainsi le flux de travail. Enfin, les **périphériques** agissent comme des *fournisseurs* ou des *clients*, interfaçant le système avec son environnement extérieur. Cette représentation schématique, bien que simplifiée, permet de conceptualiser l'architecture informatique en soulignant les rôles fonctionnels et les interdépendances des composants.

### 2.2 Historique Détaillé

#### 2.2.1 *Évolution en 5 Étapes*

1. **Mécanique** (1800-1940) : Engrenages et leviers
2. **Électronique** (1940-1970) : Tubes à vide transistors

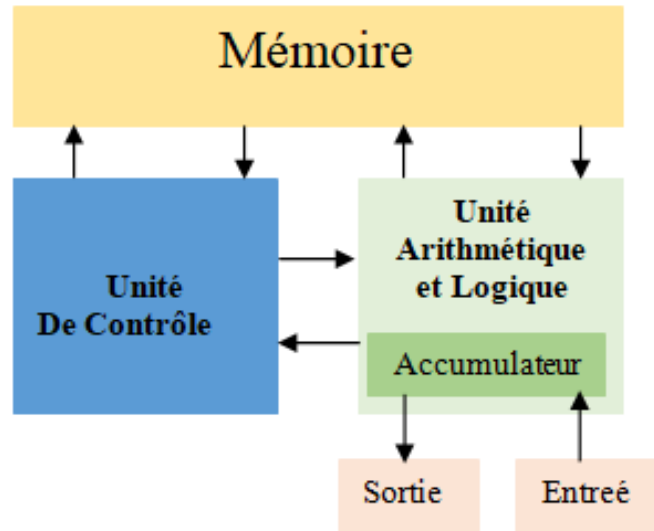
3. **Intégration** (1970-2000) : Circuits intégrés
4. **Parallélisme** (2000-) : Multi-cœurs
5. **Spécialisation** (2020-) : GPU, TPU

## 2.3 Architecture des Ordinateurs

Les architectures informatiques traditionnelles peuvent être classées en deux grandes catégories fondamentales : l'architecture de von Neumann et l'architecture Harvard. Ces deux paradigmes structurels, bien que distincts dans leur conception, constituent les piliers théoriques et pratiques de l'organisation des systèmes informatiques modernes.

### 2.3.1 *Architecture Von Neumann*

L'architecture de von Neumann, formulée en 1945 par le mathématicien et physicien John von Neumann, constitue l'un des fondements théoriques les plus influents de l'informatique moderne. Ce modèle, caractérisé par une structure unifiée où les instructions et les données partagent la même mémoire, a révolutionné la conception des ordinateurs en standardisant leur organisation fonctionnelle. La figure jointe illustre schématiquement cette architecture, mettant en évidence ses composants essentiels : une mémoire centrale, une unité de contrôle, une unité arithmétique et logique (UAL), ainsi que des mécanismes d'entrée-sortie. L'analyse de ce schéma permet de comprendre les principes clés du modèle von Neumann, ses avantages en termes de simplicité et de flexibilité, mais aussi ses limites, notamment en matière de performance due au phénomène de « goulot d'étranglement de von Neumann ». La Figure 2.1 schématise l'architecture de von Neumann, mettant en lumière ses cinq composants fondamentaux interconnectés :



**Figure 2.1:** Architecture de von Neumann

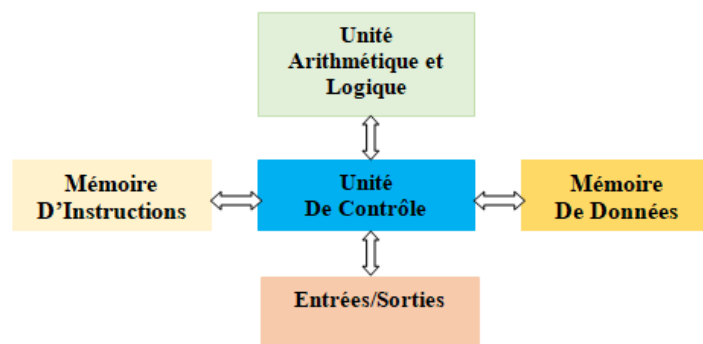
1. La mémoire centrale : Elle sert de stockage unique pour les instructions du programme et les données traitées, une caractéristique distinctive de ce modèle. Contrairement à l'architecture Harvard, cette unification simplifie la conception mais impose un accès séquentiel à la mémoire, pouvant ralentir l'exécution des tâches.
2. L'unité de contrôle : Véritable « chef d'orchestre » du système, elle interprète les instructions stockées en mémoire, coordonne leur exécution et gère le flux de données entre les différents composants. Son rôle est crucial dans le cycle fetch-decode-execute, propre aux machines von Neumann.
3. L'unité arithmétique et logique (UAL) : Chargée des opérations de calcul (additions, soustractions, etc.) et des comparaisons logiques (ET, OU, etc.), elle agit sous la supervision de l'unité de contrôle. Les résultats temporaires sont souvent stockés dans un registre spécifique, l'accumulateur.
4. Les entrées-sorties (E/S) : Ces interfaces permettent la communication entre la machine et son environnement externe (clavier, écran, etc.).

Bien que secondaires dans le schéma, elles sont essentielles pour l'interactivité et l'utilité pratique de l'ordinateur.

### 2.3.2 Architecture Harvard

L'architecture Harvard, dont les origines remontent aux travaux associés au calculateur Harvard Mark I (1944), se distingue radicalement du modèle von Neumann par sa séparation physique des mémoires dédiées aux instructions et aux données. Cette dichotomie structurelle, clairement illustrée dans la figure jointe, permet un accès parallèle aux deux types d'information, éliminant ainsi le goulot d'étranglement caractéristique de l'architecture von Neumann. Principalement employée dans les systèmes embarqués et les processeurs de signal numérique (DSP), cette approche offre des gains significatifs en termes de performance et de prédictibilité temporelle, bien qu'au prix d'une complexité accrue dans la conception matérielle.

La figure 2.2 présente une représentation schématique de l'architecture Harvard, mettant en évidence ses caractéristiques distinctives :



**Figure 2.2:** Architecture de Harvard

1. Mémoire d'instructions et mémoire de données séparées :
  - Contrairement au modèle von Neumann, l'architecture Harvard dispose de deux bus et espaces mémoire indépendants : l'un pour les instructions (mémoire d'instructions), l'autre pour les variables et données traitées (mémoire de données).

- Cette séparation permet une lecture simultanée des instructions et des données, optimisant ainsi le débit d'exécution et évitant les conflits d'accès mémoire.
2. L'unité de contrôle et l'unité arithmétique et logique (UAL) :
- L'unité de contrôle gère le flux d'instructions depuis la mémoire dédiée, tout en coordonnant les échanges avec la mémoire de données.
  - L'UAL exécute les opérations en accédant aux données via un chemin indépendant, ce qui favorise un traitement plus rapide et déterministe, particulièrement avantageux pour les applications temps réel.
3. Les entrées-sorties (E/S) :
- Bien que périphériques dans le schéma, les modules d'E/S interagissent préférentiellement avec la mémoire de données, bien que certaines implémentations puissent inclure des canaux dédiés pour des besoins spécifiques (par exemple, DMA).